

Vrijeme izvoza: 05.05.2024. 17:02:35

Repozitorij: repositorij.fer.unizg.hr

Ukupan broj zapisa na URL-u: 116

Broj izvezenih zapisa: 100

Naslov	URL	Autori	Naslov izvornika
Alat za osiguravanje kvalitete meta podataka na portalima otvorenih podataka		Arelić, Josip	
Sustav za bilježenje telemetrijskih podataka osobnog vozila		Lacković, Luka	
Sustav za detekciju i identifikaciju većeg broja proizvoda putem QR-kôda		Rašić, Marin	
Usluga grupne validacije Ethereum mreže korištenjem tehnologija za skaliranje mreža lanca blokova		Buratović, Jakov	
Kontrola parkirnih mjesta pomoću umjetne inteligencije		Zakarija, Lucija	
Interaktivna karta stanja na prometnicama		Jureško, Tina	
Sustav za automatsko navodnjavanje biljaka		Radeljić, Mihael	
Proširenje funkcionalnosti alata OpenRefine		Tokić, Mislav	
Implementacija procesora RISC-V s priručnom memorijom u tehnologiji FPGA		Harmina, Tomislav	
Mobilna iOS aplikacija za oglašavanje		Sučić, Frane	
Diskretne kosinusne transformacije za JPEG dekoder na RISC-V procesoru		Tomljenović, Fran	
Praćenje uvjeta transporta temperaturno osjetljivih dobara korištenjem tehnologije blockchain i pametnih ugovora		Penezić, Fabian	
Sustav za pomoć pri učenju zviždanja		Žižić, Luka	
Sustav za prenošenje 4K video snimke s niskom latencijom na male udaljenosti		Holik, Matija	
Prototip sustava Interneta stvari za inteligentno upravljanje u povrtlarstvu		Vučić, Mirela	
Automatizirani sustav za hranjenje kućnih ljubimaca		Banić, Klara	
Ugradbeni računalni susta za praćenje		Vučilovski, Karlo	
Izvedba aritmetičko-logičke jedinice za FRISC-V procesor		Strunje, Duje	

Prilagodba korisničkih sučelja web-aplikacija konceptima pokretnog dizajna	Tedeško, Sara	
Dodatak za obogaćivanje teksta u sustavima za upravljanje sadržajem uporabom rječnika povezanih podataka	Jeržabek, Ivan	
Analiziranje zaglavlja za JPEG dekoder na RISC-V procesoru	Miholić, Lara	
Entropijsko kodiranje za JPEG dekoder na RISC-V procesoru	Barbir, Marko	
Izvedba protočne strukture FRISC-V procesora	Grzunov, Matej	
Izvedba sučelja FRISC-V procesora prema mreži na čipu	Hanžek, Luka	
Razvoj komponenata za web-aplikacije temeljenih na aplikacijskim programskim sučeljima arhitekture REST visoke razine zrelosti	Garić, David	
Razvoj korisničkih sučelja web-aplikacija temeljen na komponentama	Hudiček, Matej	
Analiza prostornih i vremenskih informacija video sekvenci	Perleta, Martina	
Entropijsko kodiranje slika kodiranih metodom valića	Škrlec, Kristijan	
Dinamičko upravljanje kvalitetom video strujanja	Mikulić, Andro	
RISC-V jezgra s Axi4-lite memorijom spojenom putem mreže na čipu	Katanić, Tomislav	
FPGA implementacija dekodiranja JPEG slika na više jezgara	Đaković, Robert	
Integracija akceleratora za duboko učenje u heterogeni računalni sustav zasnovan na procesoru arhitekture RISC-V	Kovač, Mihael	
Metrika za ocjenu kvalitete pravila i uzoraka za detekciju zločudnih programskih objekata	Zeba, Borna	
Unaprijeđenje sustava za kontrolu pristupa s ugradbenim modulima sa senzorom pokreta i prilagodljivom komunikacijom	Golić, Luka	
Višeplatformska klijentska aplikacija za sustav razmjene medicinskih slikovnih podataka	Belošević, Danijel	
Višejezgrena implementacija DCT-a korištenjem mreže na čipu	Roček, Jan	
Višejezgrena implementacija kriptiranja korištenjem mreže na čipu	Bakšić, Mihaela	
Optimizacija algoritama za obradu slika zasnovanih na umjetnoj inteligenciji na ARM i MPPA arhitekturama procesora	Jurjević, Toni	
Analiza dinamičnosti videa pomoću vektora pomaka	Tognon, Dino	
FPGA implementacija kodiranja JPEG slika na više jezgara	Žugaj, Ivan	

Implementacija jednostavnog procesora u FPGA-u	Harmina, Tomislav	
Kompresija slika i videa pomoći fraktala	Žižić, Luka	
Kompresija slike i videosignalna utemeljena na primjeni diskretne wavelet-transformacije	Benjak, Jakov	
Simulacija obrade videa na VexRiscv implementaciji procesora RISC-V	Holik, Matija	
Zamjena lica na videu u realnom vremenu	Zakarija, Lucija	
Dinamičko ograničenje video strujanja ovisno o propusnosti podatkovnog kanala	Šterbić, Toni	
Implementacija 32-bitne RISC-V instrukcijske arhitekture otvorenog koda u FPGA sklopovlju	Žuglić, Ivan	
Implementacija mreže na čipu za povezivanje s AXI-uređajima	Mrković, Luka	
Implementacija povezivanja AXI-uređaja s mrežom na čipu	Ramljak, Josip	
Grafičko sučelje za analizu video snimki	Čelar, Ivan	
Kvantizirane neuronske mreže na razvojnem sustavu PYNQ	Grekšić, Petar	
Redizajn simulacijskog algoritma u programskom paketu SSPARCSS	Lugović, Lovro	
Sklopovska jezgra za upravljanje individualno adresabilnih svjetlećih dioda	Vuglec, Josip	
Simulacija obrade videa na procesoru ARM s gem5 simulatorom	Dautović, Luka	
Simulacija transkodiranja videa na procesoru ARM s gem5-X simulatorom	Banić, Klara	
Integracija akceleratora za duboko učenje u heterogeni računalni sustav zasnovan na procesoru arhitekture RISC-V	Brmbota, Dorian	
Razvoj programske podrške za integraciju akceleratora za duboko učenje NVDLA u heterogenu platformu PULP zasnovanu na procesoru arhitekture RISC-V	Šeler, Martin	
Simulacija obrade videa na procesoru ARM s gem5-X simulatorom	Škrlec, Kristijan	
Simulacija obrade videa na procesoru RISC-V s gem5 simulatorom	Konić, Filip	
Komunikacijski protokol SLVS-EC na sklopovima Xilinx Kintex UltraScale	Poljanec, Karlo	
Sklopovsko ubrzanje enkripciskog algoritma FNR	Vukmanić, Krunoslav	
Raspodijeljeni sustav ugradbenih računala za generiranje sažetaka korištenih za zaštitu lozinki	Mustapić, Tina	
Analiza algoritama za kriptiranje na procesoru RISC-V	Žuglić, Ivan	
Analiza i uspoređivanje video sadržaja	Perleta, Martina	

Analiza kodiranja videa niske rezolucije na procesoru RISC-V	Šterbić, Toni	
Analiza kodiranja videa visoke rezolucije na procesoru RISC-V	Katanić, Tomislav	
Povezivanje AXI-uređaja s mrežom na čipu	Ramljak, Josip	
Povezivanje mreže na čipu s AXI-uređajima	Mrković, Luka	
Procesor arhitekture RISC-V prilagođen za implementaciju u programabilnoj logici	Kovač, Mihael	
Sklopovsko ubrzanje enkripcijskog algoritma FPE	Paulić, Luka	
Izvedba sklopovskog akceleratora za procesor RISC-V	Macan, Luka	
Izvedba sklopovskog vektorskog akceleratora za brojeve s pomičnim zarezom za procesor RISC-V	Milković, Tomislav	
Izvedba sustava za obradu slike zasnovanog na procesoru RISC-V	Kvesić, Ivan	
Izvedba ubrzivača za duboko učenje u heterogenom sustavu s procesorom RISC-V i tehnologijom FPGA	Strižić, Luka	
Sustav za integrirani prikaz podataka u sustavu nadzora podatkovnih centara	Zurak, Matko	
Izvedba optimiranog JPEG algoritma	Gospodinović, Mirela	
Dohvat slike korištenjem sklopa za DMA prijenos podataka	Zečević, Šime	
Dohvat slike korištenjem sklopa za video DMA prijenos podataka	Pavić, Mislav	
Jezgreni moduli razvojnog okruženja za procesor FRISC	Jurelinac, Zvonimir	
Korisničko sučelje razvojnog okruženja za procesor FRISC	Čavrag, Matija	
Sklop za ubrzanje algoritma kodiranja videa za računala visokih performansi	Gabrić, Domagoj	
Sklop za ubrzanje algoritma transkodiranja videa za računala visokih performansi	Mišković, Stipe	
Sustav za modeliranje objekata u sustavu nadzora podatkovnih centara	Sić, Martin	
Sustav za povezivanje i udaljeno ispitivanje procesora FRISC izведенog u programabilnoj logici	Živec, Tomislav	
Sustav za prikaz podataka u sustavu nadzora podatkovnih centara	Liović, Ivan	
Modificiranje algoritama za alokaciju memorije u Jikes RVM-u	Vidak, Jurica	
Izvedba aritmetičkih naredaba SIMD na procesoru FRISC	Milković, Tomislav	
Izvedba naredaba SIMD za rukovanje s podacima na procesoru FRISC	Lepen, Tena	
Sustav za 3D prikaz podatkovne mreže procesorskih jezgri za višejezgrena računala	Macan, Luka	

Sustav za 3D prikaz procesorskih jezgri za višejezgrena računala	Pacadi, Marko
Izvedba optimiranog JPEG algoritma koristeći GPU na grafičkoj kartici	Kvesić, Ivan
Grafičko korisničko sučelje za konfigurable asemblerski prevoditelj	Čupić, Tonko
Analiza i evaluacija izvedbe različitih algoritama za kodiranje videa	Zurak, Matko
Izvedba digitalnog video sučelja na procesoru FRISC	Mišković, Stipe
Izvedba operativnog sustava na procesoru FRISC	Jurelinac, Zvonimir
Izvedba optimiranog JPEG dekodera koristeći ARM NEON naredbe	Čavrag, Matija
Izvedba optimiranog JPEG kodera koristeći ARM NEON naredbe	Sić, Martin
Izvedba sustava za parkiranje automobila sa procesorom FRISC	Gabrić, Domagoj
Izvedba upravljačke ploče automobila sa procesorom FRISC	Živec, Tomislav
Jezični prevoditelj i virtualni stroj za meta-jezik ADEL	Buterin, Ante
Programska biblioteka za emuliranje ARM NEON naredbi na x86 arhitekturi	Šeškar, Andrej
Izvedba modula za upravljačku ploču automobila s procesorom FRISC	Živko, Eugen
Izvedba modula za upravljačku ploču automobila s procesorom FRISC	Liović, Ivan
Izvedba modula za upravljačku ploču automobila s procesorom FRISC	Matić, Bruno
Modul za povezivanje FPGA sklopova i video senzora OV7670	Zvjerković, Hrvoje
Prevoditelj za programski jezik PL	Ivančan, Jakov
Prikaz slike u ugradbenim računalnim sustavima	Dujmenović, Mihovil
Ugradbeni računalni sustav za kontrolu hlađenja	Benko, Matej
Network on chip many-core architectures for multimedia processing	Hofman, Daniel
Stvaranje trodimenzionalne virtualne stvarnosti pomoću Unity alata	Dania, Filip
Bežični prijenos medicinskih podataka	Družin, Eugen
Dodavanje periferija na ZedBoard razvojnoj pločici	Žiljak, Anja
Implementacija podatkovne enkripcije s niskom potrošnjom energije u bežičnom prijenosu	Orepić, Pavo
Procjena pokreta u H.264 i H.265 normama s primjenom na višedimenzionalne medicinske podatke	Hunjek, Dino

Sustav za reprodukciju zvuka na NXP LPC2368 procesoru		Zjalić, Željka	
Xillybus razvojni sustav		Vojić, Marko	