

Vrijeme izvoza: 24.04.2024. 06:01:08

Repozitorij: repozitorij.fer.unizg.hr

Ukupan broj zapisa na URL-u: 13

Broj izvezenih zapisa: 13

Naslov	URL	Autori	Naslov izvornika
Sustav za testiranje i verifikaciju brzih sučelja između dva uređaja AMD/Xilinx UltraScale+ FPGA		Galić, Mirko	
Relaxation oscillator architectures with delay and offset-voltage compensation		Mikulić, Josip	
Analiza naprednih značajki procesorske jezgre Arm Cortex-M23		Furlan, Jan	
Implementacija procesorske jezgre Arm Cortex-M23 na FPGA platformi		Sorić, Tin	
Implementacija sklopovski ubrzanog čestičnog filtera u fuziji senzora		Tomić, Dubravko	
Primjena čestičnog filtera u fuziji senzora na jezgri niske potrošnje Arm Cortex-M0		Maretić, Ivan	
Implementacija napada na neuronsku mrežu analizom napajanja FPGA sklopa		Galić, Mirko	
Dizajn višesenzorskog sustava temeljenog na FPGA sklopu i procesorskoj jezgri		Sorić, Tin	
Dizajn sustava za prepoznavanje gesti temeljenog na FPGA sklopu i procesorskoj jezgri		Furlan, Jan	
Primjena operacijskog sustava FreeRTOS u mikrokontrolerskom sustavu LPC11xx		Vezmar, Aleksandar	
Projektiranje sklopovske podrške za mjerenje luminancije OLED rasvjetnog tijela		Fantina, Angelo	
Metoda mjerenja luminancije OLED rasvjetnog tijela		Ptičar, Tamara	
Pulsno-širinsko upravljanje koračnim motorima		Galić, Vlatko	